

PHYTIUM 飞腾

FT-2000+/64 系统参数配置表说明

(V0.1)

2019 年 12 月

天津飞腾信息技术有限公司

www.phytium.com.cn

版权所有© 天津飞腾信息技术有限公司 2019

此文档用于指导用户的相关应用和开发工作。天津飞腾信息技术有限公司对此文档内容拥有版权，并受法律保护

版本历史

版本	修订时间	私密性	修订内容
V0.1	2019.12.17	NDA	FT-2000+/64 系统参数配置表说明

FT-2000+/64 系统参数配置表

目录

1 参数表详细说明	1
-----------------	---

FT-2000+/64系统参数配置表

1 参数表详细说明

本文所描述的偏移地址是相对于参数表在 Flash 中的基址而言。下表中，“宽度”域的值为 10 进制表示，单位为字节。需要注意的是，保留域值必须都填 0。

偏移地址	物理意义	宽度	类型	说明
版本信息偏移：0x00_0000				
0x00_0000	SOC 芯片标识	8	LONG	0x2B303030322D5446，表示 FT2000+
0x00_0008	保留	24		值必须填 0
0x00_0020	参数表版本号	4	INT	例如：0x00010002，表示 1.2 版本
基本参数偏移：0x00_0100				
0x00_0000	COMMON MAGIC	4	INT	0x004C4C50，表示 PLL
0x00_0004	保留	12		值必须填 0
0x00_0010	CORE 频率	4	INT	所有 core 都是此频率，单位为 MHz。比如，值为 2200，表示 2.2GHz。
0x00_0014	DDR 传输速率	4	INT	所有 DDR 都是此速率，单位为 4*Mbps。比如，值为 800，表示传输速率 3200Mbps。
0x00_0018	保留	12		值必须填 0

PCIE 参数偏移: 0x00_0200				
0x00_0000	PCIE MAGIC	4	INT	0x45494350, 表示 PCIE
0x00_0004	保留	12		值必须填 0
0x00_0010	PCIE 根的配置	4	INT	bit[0] = 0, 单根 1, 多根
0x00_0014	PCIE 功能配置	4	INT	bit[31:16] = 0, PEU1 不初始化 1, PEU1 初始化为 x16 3, PEU1 初始化为 x8 其它值, 保留 bit[15:0] = 1, PEU0 初始化为 x16 3, PEU0 初始化为 x8 其它值, 保留
0x00_0018	PCIE0 控制器 0 基础配置	4	INT	bit[23:16] = 0, RC 模式 1, EP 模式 其它值, 保留 bit[15:8] = 0, 自动配置 lane

				1, 配置为 X1 lane 2, 配置为 X2 lane 3, 配置为 X4 lane 4, 配置为 X8 lane 5, 配置为 X16 lane 其它值, 保留 bit[7:0] = 0, 自动协商, 不设置 1, 强制为 GEN1 2, 强制为 GEN2 3, 强制为 GEN3 其它值, 保留
0x00_001C	PCIE0 控制器 1 基础配置	4	INT	同上
0x00_0020	PCIE0 控制器 2 基础配置	4	INT	同上
0x00_0024	PCIE1 控制器 0 基础配置	4	INT	同上
0x00_0028	PCIE1 控制器 1 基础配置	4	INT	同上
MCU 参数偏移: 0x00_0300				

0x00_0000	MCU MAGIC	4	INT	0x47652374, 表示 MCU
0x00_0004	保留	12		值必须填 0
0x00_0010	通道控制	8	LONG	<p>BIT 0: CH0 使能位, 必须打开</p> <p>1: 打开通道 0</p> <p>BIT 1: CH1 使能位</p> <p>1: 打开通道 1</p> <p>0: 关闭通道 1</p> <p>BIT 2: CH2 使能位</p> <p>1: 打开通道 2</p> <p>0: 关闭通道 2</p> <p>BIT 3: CH3 使能位</p> <p>1: 打开通道 3</p> <p>0: 关闭通道 3</p> <p>BIT 4: CH4 使能位</p> <p>1: 打开通道 4</p> <p>0: 关闭通道 4</p> <p>BIT 5: CH5 使能位</p> <p>1: 打开通道 5</p> <p>0: 关闭通道 5</p> <p>BIT 6: CH6 使能位</p> <p>1: 打开通道 6</p> <p>0: 关闭通道 6</p> <p>BIT 7: CH7 使能位</p>

				<p>1: 打开通道 7</p> <p>0: 关闭通道 7</p> <p>其它位保留</p>
0x00_0018	ECC 控制	8	LONG	<p>BIT0: DDR ECC 使能位</p> <p>1: DDR 内存模块支持 ECC, 则使能 ECC</p> <p>0: 不使能 ECC</p> <p>其它位保留</p>
0x00_0020	SPD 信息	8	LONG	<p>bit[7:0] =</p> <p>0: 默认从 spd 读信息</p> <p>1: 手动配置 DIMM 信息</p> <p>其它位保留</p>
0x00_0028	DIMM 信息	8	LONG	<p>dimmm_type: bit[7:0]</p> <p>1: RDIMM</p> <p>2: UDIMM</p> <p>3: SODIMM</p> <p>4: LRDIMM</p> <p>data_width: bit[9:8]</p> <p>0: x4</p> <p>1: x8</p> <p>2: x16</p> <p>3: x32</p> <p>mirror_type: bit[10]</p>

				<p>0: standard</p> <p>1: mirror</p> <p>ecc_type: bit[11](当 0x00_0010 偏移地址 ECC_DISABLE : bit[0]为 disable=1 时, ecc_type 强制配为 ecc_disable)</p> <p>0: ecc_disable</p> <p>1: ecc</p> <p>dram_type: bit[15:12]</p> <p>0xC: DDR4</p> <p>只支持 0xC, DDR4</p> <p>rank_num: bit[23:16]</p> <p>1: 1rank</p> <p>2: 2rank</p> <p>4: 4rank</p> <p>row_num: bit[31:24]</p> <p>col_num: bit[39:32]</p> <p>bg_num: bit[43:40]</p> <p>bank_num: bit[47:44]</p> <p>其他值保留</p>
0x00_0030	保留	8		值必须填 0
0x00_0038	时序参数 1	8	LONG	<p>tRCDmin: bit[15:0]</p> <p>tRPmin: bit[31:16]</p>

				tRASmin: bit[47:32] tRCmin: bit[63:48]
0x00_0040	时序参数 2	8	LONG	tFAWmin: bit[15:0] tRRD_Smin: bit[31:16] tRRD_Lmin: bit[47:32] tCCD_Lmin: bit[63:48]
0x00_0048	时序参数 3	8	LONG	tWRmin: bit[15:0] bit[31:16]保留 tWTR_Smin: bit[47:32] tWTR_Smin: bit[63:48]
0x00_0050	保留	4		值必须填 0